

Лекция 7. Семейства интегральных логических схем

Цель лекции – ознакомить студентов с различными семействами интегральных логических микросхем, их характеристиками, преимуществами и недостатками.

Введение

Существует более ста различных семейств и подсемейств логических элементов, каждое из которых имеет уникальные характеристики, подходящие для определенных задач. Все эти логические семейства можно условно разделить на четыре основные категории: МОП (металл-оксид-полупроводник), насыщенные биполярные, ненасыщенные биполярные и полупроводниковые соединения.

В настоящее время МОП-логические схемы играют ключевую роль. Они получили свое название от кремниевых МОП-транзисторов, на основе которых они построены. Среди них особенно важными являются две вариации: n-МОП, использующий только n-канальные МОП-транзисторы, и КМОП, в котором применяются пары p-канальных и n-канальных МОП-транзисторов. КМОП-технология находит основное применение в современных микропроцессорах и специализированных интегральных схемах. Одним из основных преимуществ КМОП является низкое энергопотребление в режиме ожидания.

Семейства насыщенной биполярной логики включают резисторно-транзисторную логику (РТЛ), диодно-транзисторную логику (ДТЛ) и различные семейства транзисторно-транзисторной логики (ТТЛ). Общая черта этих схем заключается в использовании кремниевых биполярных транзисторов в качестве насыщенных переключателей. Эти транзисторы обладают большей крутизной по сравнению с МОП-транзисторами, что делает их менее чувствительными к емкостным нагрузкам. Хотя схемы на основе насыщенных биполярных транзисторов изначально могут быть медленнее КМОП-схем, они часто превосходят их в приложениях с большими емкостными нагрузками, таких как материнские платы.

Ненасыщенные биполярные логические семейства объединяются под названием эмиттерно-связанной логики (ЭСЛ). ЭСЛ-вентили являются одними из самых быстрых кремниевых цифровых схем, обеспечивая наименьшие задержки распространения сигналов вне кристалла и превосходя насыщенные биполярные схемы по скорости. Поэтому они играют ключевую роль в высокопроизводительных вычислениях и высокоскоростной цифровой связи.

Семейства логических схем на основе полупроводниковых соединений традиционно уступают своим кремниевым аналогам по нескольким причинам. Во-первых, кремниевые пластины доступны в больших размерах, обладают высокой степенью совершенства и имеют низкую стоимость. Во-вторых, технологии обработки кремния значительно более развиты по сравнению с методами работы с сложными полупроводниками. В-третьих, производственная инфраструктура, включая материалы, оборудование и обслуживание, преимущественно поддерживает кремний, что делает его более выгодным. Тем не менее, логические схемы на основе сложных полупроводников, таких как GaAs, способны достигать более высоких скоростей по сравнению с кремниевыми схемами, выполненными по аналогичным принципам.

Рассмотрим основные семейства интегральных микросхем.

Семейство транзисторно-транзисторной логики (ТТЛ)

Транзисторно-транзисторная логика (ТТЛ) – это семейство цифровых логических схем, в которых все логические элементы реализованы с использованием транзисторов. Основные преимущества ТТЛ включают хорошую скорость, высокую помехозащищенность и устойчивость к воздействию помех.

Стандартная схема ТТЛ показана на рис.5.1. Объединение встречно-включенных диодов в один биполярный транзистор приводит к более компактной структуре; таким образом, схема занимает меньшую площадь кристалла и имеет меньшие паразитные емкости. Уменьшение паразитных емкостей сопровождается уменьшением постоянной времени R_C и улучшением динамического отклика. Второе преимущество схемы ТТЛ заключается в том, что входной транзистор становится активным в прямом направлении во время переходов от высокого к низкому уровню на входе. Это действие транзистора, отсутствующее в версии ДТЛ, ускоряет удаление базового заряда из Q_O . Непосредственным преимуществом является сокращение задержки насыщения и задержки распространения от низкого к высокому уровню.

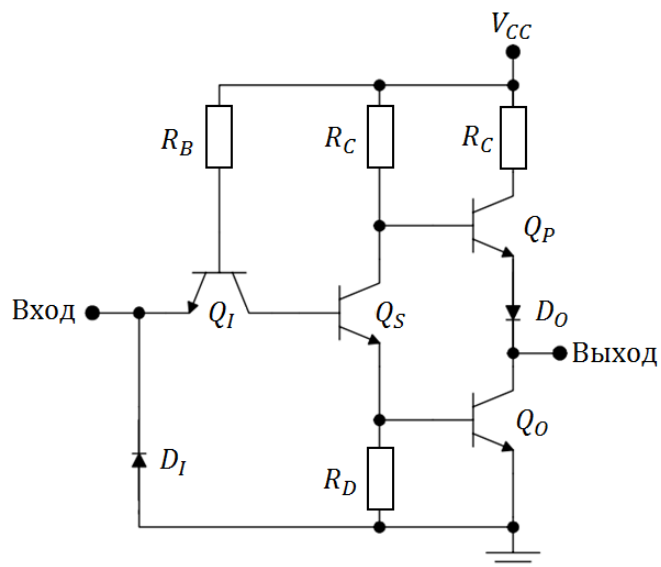


Рисунок 5.1. Стандартный инвертор на ТТЛ-логике

Элемент И-НЕ можно построить с использованием входного транзистора с несколькими эмиттерами, как показано на рис.5.2.

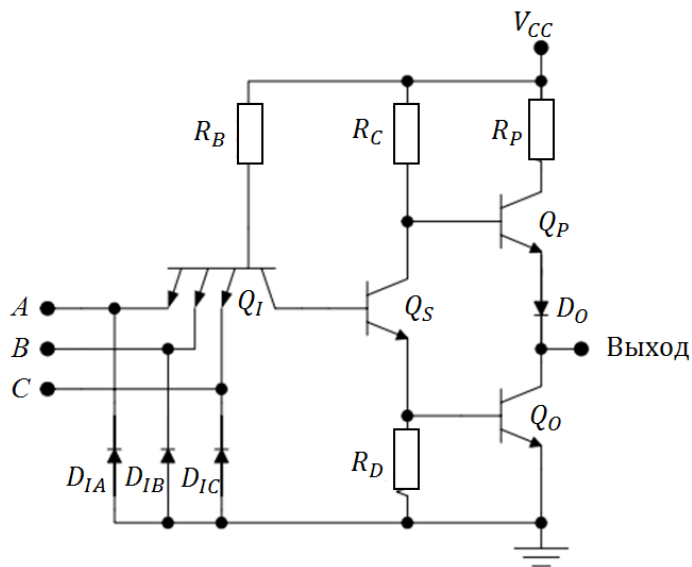


Рисунок 5.2. ТТЛ-элемент И-НЕ

Многоэмиттерный входной транзистор выполняет операцию «И» входных сигналов, поскольку он насыщается, если на любом из входов уровень сигнала становится низким.. Только в случае всех высоких входов входной транзистор станет обратно активным; другими словами, прямое смещение любого одного перехода база-эмиттер приведет к инжекции неосновных носителей в базу. В результате входной транзистор выполняет функцию И. Кроме того, разветвитель привода является неинвертирующим эмиттерным повторителем, а выходной транзистор – инвертирующим усилителем с общим эмиттером, так что общая функция – И-НЕ. Хотя показанная схема представляет собой версию с тремя входами, вполне возможно изготовить такой же вентиль И-НЕ с числом входов до восьми.

Логический элемент ИЛИ-НЕ реализуется с помощью нескольких входных транзисторов и разделителей приводов, как показано на рис.5.3. Работа схемы выглядит следующим образом. Если V_A становится высоким, то Q_{IA} становится обратно активным и Q_{SA} насыщается. Затем, независимо от состояния проводимости Q_{SB} , Q_P будет отключен, а Q_O насытится, что приведет к низкому уровню выходного сигнала. То же самое относится и к V_B . Таким образом, если какой-либо вход становится высоким, выход становится низким, что приводит к функции ИЛИ-НЕ.

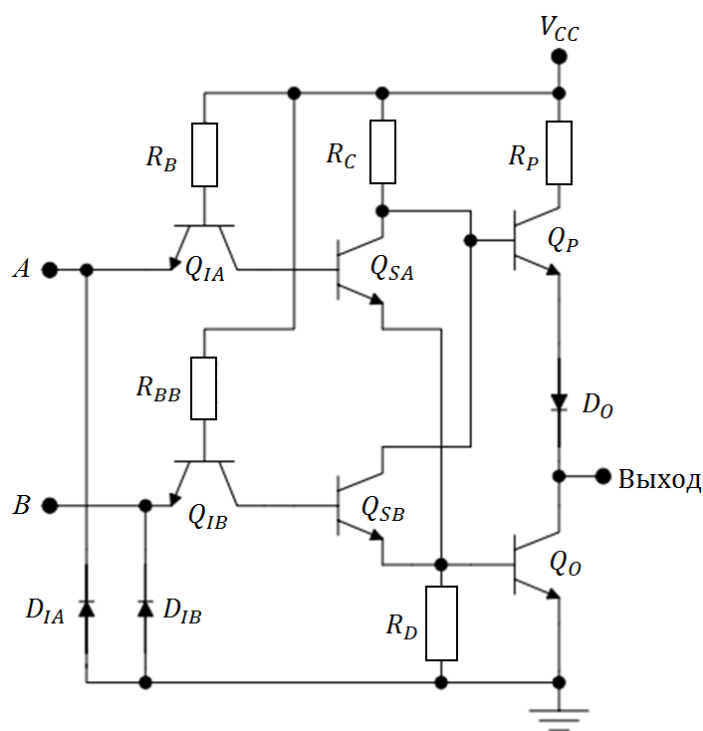


Рисунок 5.3. ТТЛ-элемент ИЛИ-НЕ

Функция исключающего ИЛИ (XOR) представляет особый интерес ввиду ее важности в сумматорах. На рис.5.4 показана реализация функции исключающего ИЛИ в стандартной ТТЛ. Ключевая подсхема – это пара транзисторов Q_{X1} и Q_{X2} («исключающая ИЛИ-пара»). Предположим, что A высокий, а B низкий. В этих условиях Q_{IA} обратно активен, а Q_{SA} и Q_{SDA} насыщаются. Это приводит эмиттер Q_{X2} к V_{CES} , или около $1/10V$. При этом Q_{IB} насыщается, а Q_{SB} и Q_{SDB} отсекаются; это поднимает базу Q_{X2} на высокий уровень. При высоком уровне A и низком уровне B Q_{X2} насыщается, вызывая отключение Q_S и Q_O , в результате выходной сигнал становится высоким. Аналогично, если A низкий, а B высокий, Q_{X1} насыщается и выход становится высоким. Однако если оба входа имеют низкий или высокий уровень, оба транзистора в паре исключающего ИЛИ испытывают нулевую разницу напряжений база-эмиттер и отключаются. При этих условиях Q_S и Q_O

насыщаются, снижая выходной сигнал. Поэтому результирующая логическая функция – исключающее ИЛИ.

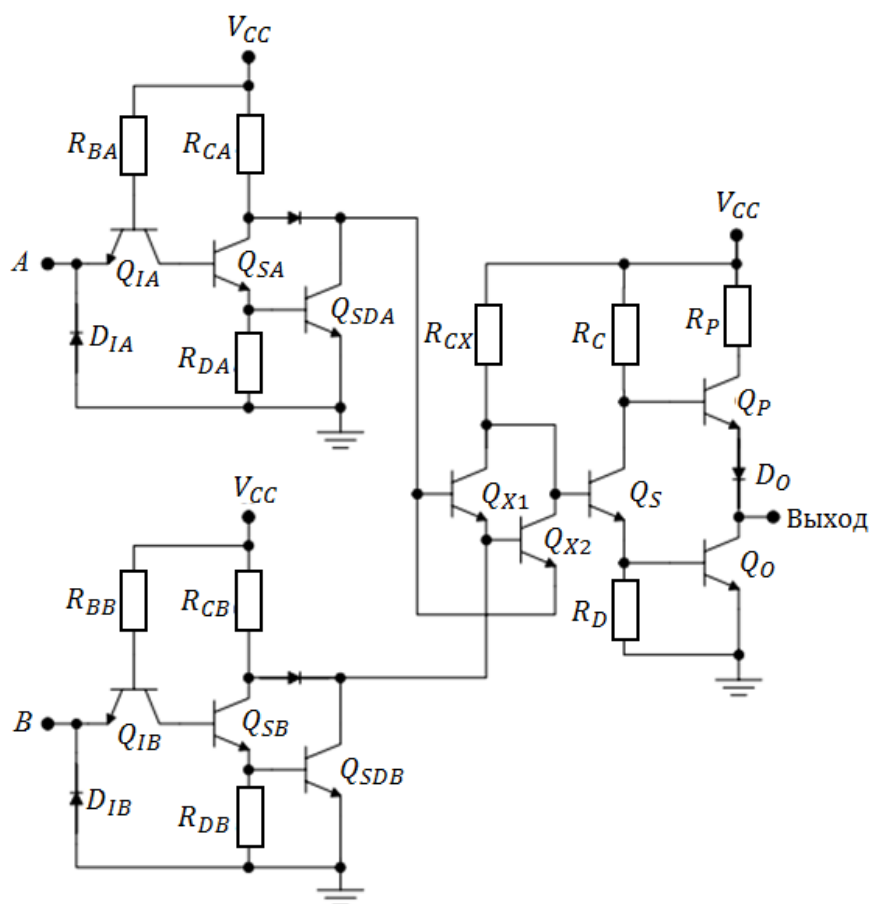


Рисунок 5.4. TTL-элемент исключающее ИЛИ (XOR)

Первые TTL микросхемы оказались на редкость удачным решением, поэтому их можно встретить в аппаратуре, работающей до сих пор. Это семейство микросхем серии K155. Стандартные TTL микросхемы – это микросхемы, питающиеся от источника напряжения +5 В. Зарубежные TTL микросхемы получили название SN74.

Эмиттерно-связанная логика (ЭЛС)

Схемы с эмиттерно-связанной логикой (ЭСЛ) являются самыми быстрыми из имеющихся биполярных логических вентилей. В настоящее время стандартные схемы ЭСЛ достигают задержки распространения менее 25 пс. По сравнению с другими логическими семействами эти схемы менее восприимчивы к емкостной нагрузке из-за их чрезвычайно низкого выходного импеданса. Поэтому они могут управлять нагрузками вне чипа, такими как шины или линии передачи данных со скоростью передачи данных более 10 ГГц. Эти преимущества широко использовались в высокоскоростной цифровой связи и суперкомпьютерных приложениях, которые требуют чистой скорости ЭСЛ.

Скорость ЭСЛ обусловлена несколькими уникальными аспектами конструкции схемы. Во-первых, хотя другие семейства биполярной логики основаны на логике режима напряжения, ЭСЛ использует логику режима тока. Здесь важное отличие заключается в том, что TTL использует биполярные транзисторы в качестве переключателей режима напряжения, которые переключаются от отсечки до насыщения. Напротив, ЭСЛ использует биполярные транзисторы в качестве переключателей режима тока, которые

никогда не насыщаются. Такой подход позволяет избежать емкостных эффектов и задержек насыщения, связанных с избыточным накоплением неосновных носителей в устройствах. Второе преимущество ЭСЛ заключается в том, что используются небольшие логические колебания (менее 1 В), что приводит к короткому времени нарастания и спада. Наконец, выходные драйверы, используемые в ЭСЛ, являются эмиттерными повторителями, которые всегда включены и достигают минимального выходного импеданса, тем самым обеспечивая превосходную устойчивость к емкостной нагрузке на выходе.

Основным недостатком ЭСЛ является высокая рассеиваемая мощность в режиме покоя. Такая, казалось бы, небольшая рассеиваемая мощность была бы проблематичной в процессоре, содержащем 1 миллион элементов или более. Следовательно, недостатком ЭСЛ является то, что соображения отвода тепла накладывают практическое ограничение на количество вентиляторов, которые могут быть встроены в один кремниевый чип.

С дополнительными выходами базовый вентиль ЭСЛ, показанный на рис.5.5, представляет собой инвертор-буфер.

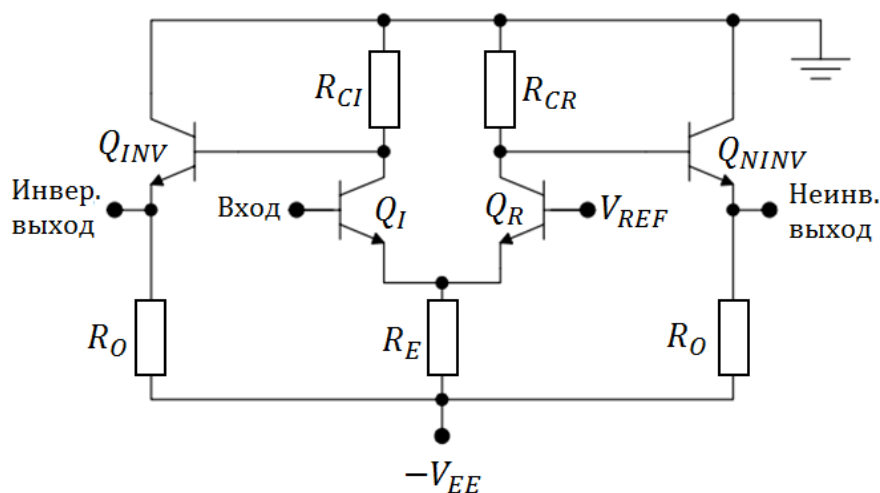


Рисунок 5.5. ЭСЛ инвертор-буфер

Логические элементы ИЛИ / ИЛИ-НЕ создаются путем параллельного подключения двух или более входных транзисторов. Логический элемент, показанный на рис.5.6, является двухвходовым логическим элементом ИЛИ / ИЛИ-НЕ. В этой схеме, если на любом из входов повышается напряжение, включается соответствующий входной транзистор и понижает инвертирующий выходной сигнал. Это приводит к отключению Q_R , что приводит к повышению неинвертирующего выходного сигнала. Если оба входа разряжены, то оба входных транзистора отключаются, но Q_R проводит ток. Это единственное условие, при котором инвертирующий выходной сигнал становится высоким, а неинвертирующий – низким; таким образом, инвертирующий выход обеспечивает функцию ИЛИ-НЕ, в то время как неинвертирующий выход обеспечивает функцию ИЛИ.

Функции И и И-НЕ реализованы в ЭСЛ с использованием подхода последовательного стробирования (входные транзисторы размещены последовательно). Двухвходовой вентиль И / И-НЕ, показанный на рис.5.7, иллюстрирует этот подход. Если оба входа становятся высокими, последовательные входные транзисторы Q_{IA} и Q_{IB} включаются и переводят выход И-НЕ на низкий уровень. Если любой из входов становится низким, связанный входной транзистор отключается, но связанный опорный транзистор включается, переводя выход И на низкий уровень.

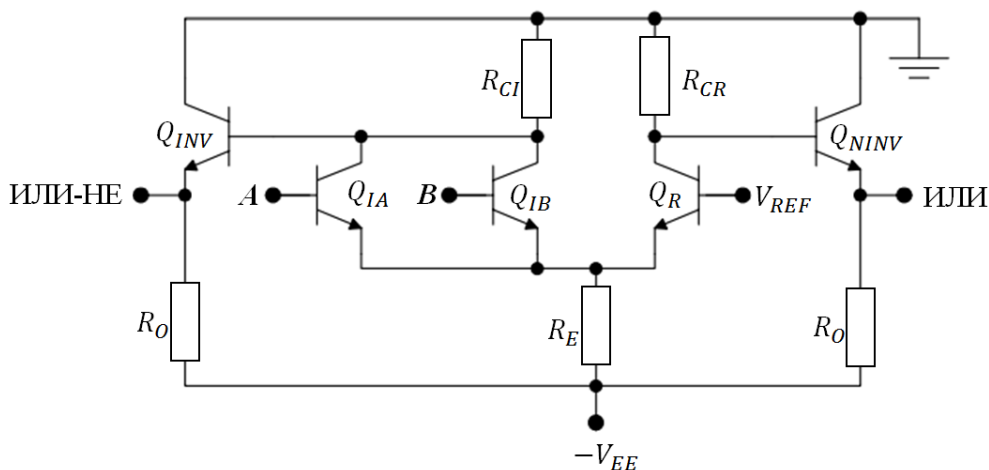


Рисунок 5.6. ЭСЛ-элемент ИЛИ / ИЛИ-НЕ

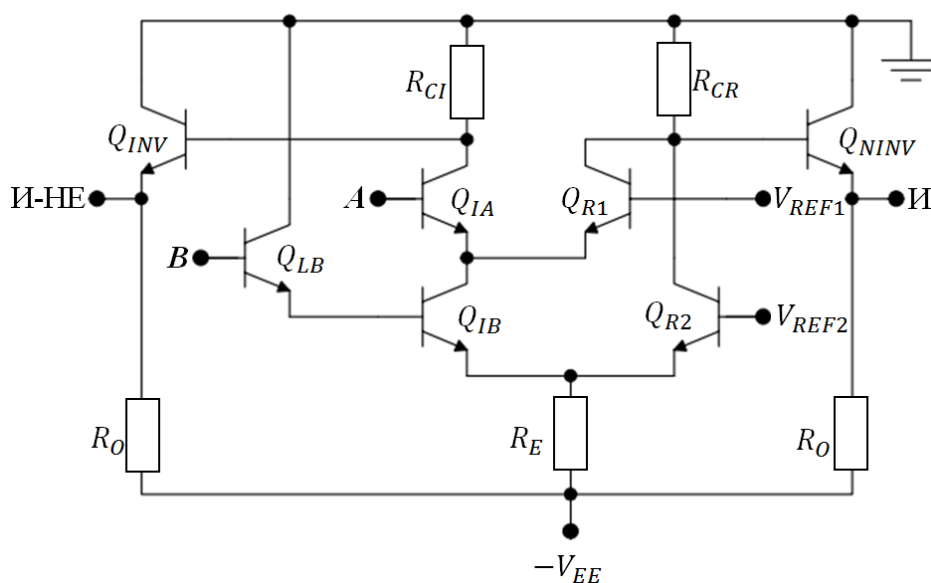


Рисунок 5.7. ЭСЛ-элемент И / И-НЕ

КМОП-логика

Комплементарная логика металл-оксид-полупроводник (КМОП) на сегодняшний день является самым важным семейством логики. КМОП получила свое название из-за того, что схемы используют одинаковое количество комплементарных n-канальных и p-канальных МОП-транзисторов. Огромная популярность КМОП обусловлена ее чрезвычайно низким рассеиванием мощности в режиме ожидания, высокой плотностью упаковки и высокой скоростью. КМОП широко используется в высокопроизводительных портативных (работающих от батареи) продуктах, таких как ноутбуки, портативные цифровые помощники, пейджеры и беспроводные телефоны.

КМОП-инвертор состоит из одного усовершенствованного n-МОП-транзистора и одного усовершенствованного p-МОП-транзистора, как показано на рис.5.8. Обычно выключенные устройства используются для низкого рассеивания в режиме ожидания. При входе логического нуля ($V_{IN} = 0$) n-МОП отключается, но p-МОП является линейным. Поэтому выходной сигнал становится высоким до V_{DD} . При входе логической единицы ($V_{IN} = V_{DD}$) n-МОП является линейным, но p-МОП отключен, поэтому выходной сигнал будет 0. В любом случае единственным вкладом в ток питания является небольшой ток

утечки в отключаемом МОП; по этой причине рассеивание постоянного тока пренебрежимо мало.

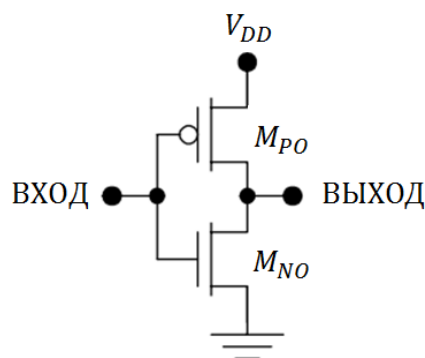


Рисунок 5.8. КМОП-инвертор

Это уникальное свойство КМОП сделало его логическим семейством, выбранным для продуктов с батарейным питанием. Плотность упаковки КМОП очень высока, поскольку схемы используют только МОП-транзисторы. МОП-транзисторы имеют размер 1/10 от биполярных транзисторов и 1/500 от размера резисторов с точки зрения площади кристалла. Только n-МОП обеспечивает более высокую плотность упаковки, чем КМОП. N-МОП имеет это преимущество, поскольку он требует только n-МОП-транзисторов, поэтому нет необходимости изготавливать колодцы р-типа и n-типа. Однако для большинства приложений небольшое преимущество плотности упаковки n-МОП затмевается превосходным рассеиванием постоянного тока КМОП.

С точки зрения скорости КМОП добилась быстрых успехов в последние годы. Вентили КМОП теперь демонстрируют задержки распространения на кристалле в пикосекундах. В кремниевой технологии только ЭСЛ обеспечивает большую скорость в этом отношении. Однако скорости передачи данных вне кристалла для КМОП заметно ниже, чем для биполярных логических вентилях. Это единственная область, в которой биполярные логические схемы все еще имеют преимущество перед КМОП.

Любая желаемая логическая функция может быть реализована в КМОП путем формирования параллельных и последовательных комбинаций МОП-транзисторов. Двухвходовой вентиль И-НЕ состоит из двух последовательных n-МОП-транзисторов и двух параллельных р-МОП-транзисторов, как показано на рис. 5.9. Функция этого вентиля следующая. Если на любой из входов подается 0 В (логический ноль), соответствующий n-МОП-транзистор выключается, а соответствующий р-МОП-транзистор включается, переводя выход на V_{DD} (логическая единица). Выходной сигнал понижается только в том случае, если на обоих входах установлен высокий уровень, так что оба n-МОП-транзистора становятся линейными, а оба р-МОП-транзистора отключаются. Это функция И-НЕ.

КМОП-элемент ИЛИ-НЕ с двумя входами реализован путем последовательного подключения двух р-МОП-транзисторов и двух n-МОП-транзисторов параллельно. Вариант с двумя входами показан на рис. 5.10. Функция этой схемы заключается в следующем. Если к любому из входов подключен логический модуль один (V_{DD}), соответствующий n-МОП включается, а соответствующий р-МОП выключается, в результате чего напряжение на выходе достигает 0 В. Напряжение на выходе становится высоким, только если к обоим входам подключен логический ноль. Реализации И-НЕ предпочтительнее реализаций ИЛИ-НЕ в КМОП из-за большей эффективности по площади элемента И-НЕ. В элементе И-НЕ с М-входом n-МОП-транзисторы масштабируются с коэффициентом М, тогда как в элементе ИЛИ-НЕ с М-входом р-МОП-транзисторы масштабируются с коэффициентом М.

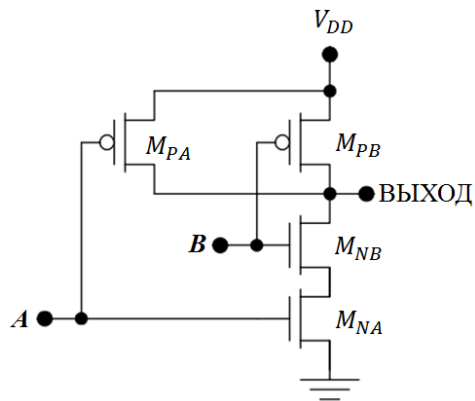


Рисунок 5.9. КМОП-элемент И-НЕ

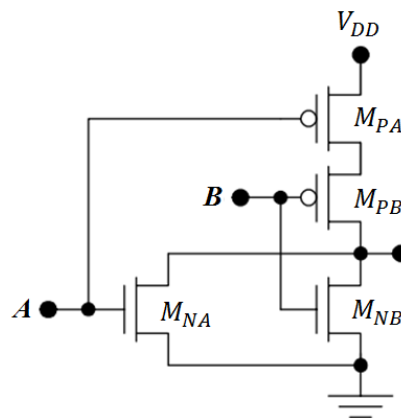


Рисунок 5.10. КМОП-элемент ИЛИ-НЕ

Перед масштабированием размер р-МОП-транзисторов уже в 2,5 раза превышает размер n-МОП-транзисторов, чтобы компенсировать более низкая подвижность дырок по сравнению с электронами. Таким образом, при заданном уровне производительности элемент ИЛИ-НЕ с М-входом занимает значительно большую площадь кристалла, чем элемент И-НЕ с М-входом. Разработчик системы может использовать теоремы ДеМоргана для замены элементов ИЛИ-НЕ на элементы И-НЕ, что позволяет повысить плотность упаковки без снижения производительности.

Серии и семейства логических КМОП-микросхем: 4000, 74НСxx, 74LVxx, т.д.

Контрольные вопросы:

1. Какие преимущества и недостатки имеет КМОП-технология по сравнению с другими семействами логических схем?
2. Чем отличаются n-МОП и КМОП технологии?
3. Опишите стандартную схему ТТЛ и её основные элементы.
4. Как реализована функция И-НЕ в ТТЛ? Как работает многоэмиттерный входной транзистор?
5. Какие преимущества и недостатки имеет ЭСЛ по сравнению с другими биполярными логическими схемами?
6. Что представляет собой КМОП-логика и какие транзисторы она использует?